

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

THIS PAGE BLANK (USPTO)

10/070536

PCT/JP00/06035

#2

JP00, 5035
日 本 国 特 許 庁

PATENT OFFICE
JAPANESE GOVERNMENT

06.08.00

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application:

1999年 9月 9日

REC'D 27 OCT 2000

出 願 番 号
Application Number:

平成11年特許願第255881号

WIPO

PCT

出 願 人
Applicant (s):

ローム株式会社

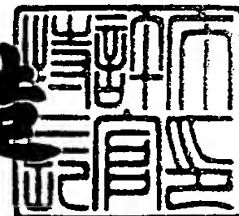
EKV

PRIORITY
DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH RULE 17.1(a) OR (b)

2000年10月13日

特許庁長官
Commissioner,
Patent Office

及川耕造



出証番号 出証特2000-3083166

【書類名】 特許願

【整理番号】 PR9-00402

【提出日】 平成11年 9月 9日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 29/68

【発明者】

 【住所又は居所】 京都市右京区西院溝崎町 2 1 番地 ローム株式会社内

 【氏名】 坂本 和久

【特許出願人】

 【識別番号】 000116024

 【住所又は居所】 京都府京都市右京区西院溝崎町 2 1 番地

 【氏名又は名称】 ローム株式会社

【代理人】

 【識別番号】 100087701

 【弁理士】

 【氏名又は名称】 稲岡 耕作

【選任した代理人】

 【識別番号】 100075155

 【弁理士】

 【氏名又は名称】 亀井 弘勝

【選任した代理人】

 【識別番号】 100101328

 【弁理士】

 【氏名又は名称】 川崎 実夫

【手数料の表示】

 【予納台帳番号】 011028

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9401527

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置

【特許請求の範囲】

【請求項 1】

半導体基板に形成された第 1 導電型半導体領域と、この第 1 導電型半導体領域に接合して形成され、第 1 導電型半導体領域とは異なる導電型の第 2 導電型半導体領域とを有する機能素子を含む半導体装置であって、

第 1 導電型半導体領域において電極が接続されるコンタクト領域の境界部に寄生ダイオードが形成されていることを特徴とする半導体装置。

【請求項 2】

上記寄生ダイオードは、第 1 導電型半導体領域と、上記コンタクト領域の境界に接触した状態で第 1 導電型半導体領域に埋設された第 1 導電型半導体領域とは異なる導電型の第 2 導電型領域とからなる P N ダイオードであることを特徴とする請求項 1 記載の半導体装置。

【請求項 3】

上記コンタクト領域内には、第 1 導電型半導体領域と同じ導電型の高濃度不純物領域が上記電極に接触させて形成されており、

上記寄生ダイオードは、上記コンタクト領域に接続された電極と第 1 導電型半導体領域との間でショットキー接合を形成することにより構成されたショットキーダイオードであることを特徴とする請求項 1 記載の半導体装置。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

この発明は、P N 接合を有する機能素子を含む半導体装置に関する。

【0 0 0 2】

【従来の技術】

従来から用いられているバイポーラトランジスタの原理的な構造は、図 7 に示されている。すなわち、N 型半導体基板 9 1 の表層部に P 型のベース領域 9 2 が形成され、この P 型のベース領域 9 2 内に N 型のエミッタ領域 9 3 が形成されて

いる。ベース領域 9 2 およびエミッタ領域 9 3 には、それぞれベース電極 9 4 およびエミッタ電極 9 5 が接合されている。コレクタ電極は、N 型半導体基板 9 1 の裏面側において、N⁺型領域 9 6 を介して取られるようになっている。9 7 は絶縁膜である。

【0 0 0 3】

【発明が解決しようとする課題】

ベース領域 9 2 は、N 型半導体基板 9 1 の表面から P 型不純物をドーピングすることにより形成される。そのため、ベース領域 9 2 の不純物濃度は表面側ほど濃くなっており、ベースーエミッタ間電流は、ベース領域 9 2 の表面付近に集中して流れる。したがって、ベース領域 9 2 の表面付近は、ベース領域 9 2 の他の部分と比較して電力消費による発熱に起因した電力破壊を生じやすく、このことが、バイポーラトランジスタ全体の静電破壊耐量、誘導性負荷耐量および抵抗性負荷耐量を低下させる原因となっていた。

【0 0 0 4】

そこで、この発明の目的は、電力破壊を抑制できる半導体装置を提供することである。

【0 0 0 5】

【課題を解決するための手段および発明の効果】

上記の目的を達成するための請求項 1 記載の発明は、半導体基板に形成された第 1 導電型半導体領域と、この第 1 導電型半導体領域に接合して形成され、第 1 導電型半導体領域とは異なる導電型の第 2 導電型半導体領域とを有する機能素子を含む半導体装置であって、第 1 導電型半導体領域において電極が接続されるコンタクト領域の境界部に寄生ダイオードが形成されていることを特徴とする半導体装置である。

【0 0 0 6】

本発明の構成によれば、コンタクト領域の境界部に寄生ダイオードが形成されていることにより、第 1 導電型半導体領域に流れる電流が第 1 半導体領域の表面付近に集中することを防止できる。これにより、第 1 半導体領域の表面付近における電力破壊を抑制することができ、破壊耐量の向上を図ることができる。

より具体的には、上記寄生ダイオードが、第1導電型半導体領域と上記コンタクト領域の境界に接触した状態で第1導電型半導体領域に埋設された第1導電型半導体領域とは異なる導電型の第2導電型領域とからなるPNダイオードである場合（請求項2）、第1導電型半導体領域の多数キャリアの大半は、第1導電型半導体領域に接続された電極から第2導電型領域を回避して第2導電型半導体領域に向けて移動する。

【0007】

たとえば、上記機能素子がNPN型のバイポーラトランジスタであれば、第1導電型半導体領域としてのP型ベース領域を流れるベース電流の大半は、第2導電型領域としてのN型領域が形成されたベース領域の表面を回避して、第2導電型半導体領域としてのエミッタ領域に向けて流れる。これにより、ベース領域の表面に集中して電流が流れることを防止でき、その結果、ベース領域の表面付近における電力破壊を抑制することができる。また、N型領域の一部がベース電極に接触しているので、スイッチング動作時に、ベース領域に残留している少数キャリア（電子）をN型領域に引き込むことができる。これにより、ベース領域における電子の蓄積が抑制され、スイッチング動作を高速にすることができる。

【0008】

また、上記コンタクト領域内には、第1導電型半導体領域と同じ導電型の高濃度不純物領域が上記電極に接触させて形成されており、上記寄生ダイオードが、上記コンタクト領域に接続された電極と第1導電型半導体領域との間でショットキー接合を形成することにより構成されたショットキーダイオードである場合（請求項3）、第1導電型半導体領域の多数キャリアの大半は、第1導電型半導体領域に接続された電極から高濃度領域を通り、この高濃度領域から分散して第2導電型半導体領域に向けて移動する。

【0009】

たとえば、上記機能素子がNPN型のバイポーラトランジスタであれば、第1導電型半導体領域としてのP型ベース領域を流れるベース電流の大半は、高濃度領域である P^+ 型領域を通り、この P^+ 型領域から分散して第2導電型半導体領域としてのエミッタ領域に向けて移動する。これにより、ベース電流は、ベース領

域内を分散してエミッタ領域に向けて流れる。したがって、ベース領域の表面に集中して電流が流れることを防止でき、その結果、ベース領域の表面付近における電力破壊を抑制することができる。また、ベース領域に残留している少数キャリア（電子）は、ショットキー接合部を介して速やかに放出される。これにより、ベース領域における少数キャリアの蓄積を抑制でき、スイッチング動作を高速にすることができる。

【0010】

【発明の実施の形態】

以下では、この発明がNPN型のバイポーラトランジスタを有する半導体装置に適用された場合を例にとって、この発明のいくつかの実施形態を、添付図面を参照しつつ詳細に説明する。

図1は、この発明の一実施形態に係るバイポーラトランジスタの構造を示す断面図である。また、図2は、上記バイポーラトランジスタを有する半導体装置の表面の構成を示す平面図である。N型半導体基板11の表面には、P型のベース領域12が形成されており、このP型のベース領域12内に、N型のエミッタ領域13が形成されている。これにより、NPN構造が形成されていて、N型半導体基板11がコレクタ領域を形成している。

【0011】

ベース領域12の表面には、たとえば平面略C字状にベースコンタクト領域14が設定されており、このベースコンタクト領域14において、ベース電極15がベース領域12に接合されている。また、エミッタ領域13には、エミッタ電極16が接合されている。ベース電極15およびエミッタ電極16は、それぞれ絶縁膜17に形成された開口18、19を介して露出しており、この露出した部分にベースワイヤおよびエミッタワイヤ（図示せず）がボンディングされることによって外部との電気接続が達成される。コレクタ電極は、半導体基板11の裏面側に形成されたN⁺型領域20から取られている。

【0012】

ベースコンタクト領域14の境界部には、エミッタ領域13と同じ導電型を有するN型領域21がベースコンタクト領域14を全周にわたって包囲するように

形成されている。言い換えれば、ベースコンタクト領域 14 の境界部において、P 型のベース領域 12 および N 型領域 21 により PN 型の寄生ダイオードが形成されている。なお、図 2 では、ハッチングにより N 型領域 21 を示す。

この構成により、ベース領域 12 における多数キャリアであるホールは、ベース電極 15 から N 型領域 21 に挟まれた部分を通り、N 型領域 21 の下方に回り込んでエミッタ領域 13 に向けて移動する。言い換えれば、ベース領域 12 を流れるベース電流は、N 型領域 21 が形成されたベース領域 12 の表面を回避してエミッタ領域 13 に向けて流れる。これにより、ベース領域 12 の表面に集中して電流が流れることが防止され、その結果、ベース領域 12 の表面付近における電力破壊を抑制することができる。

【0013】

また、N 型領域 21 の一部がベース電極 15 に接触しているため、スイッチング動作時に、ベース領域 12 に残留している少数キャリア（電子）を N 型領域 21 に引き込むことができる。これにより、ベース領域 12 における少数キャリアの蓄積を抑制することができ、スイッチング動作を高速にすることができる。

図 3 は、この実施形態のバイポーラトランジスタおよび従来のバイポーラトランジスタの静電破壊検査の結果を示す図である。

【0014】

静電破壊検査は、ベース電極 15 に抵抗（たとえば $1\text{ k}\Omega$ ）を介して接続されたコンデンサ（たとえば 200 pF ）に電圧を印加して電荷を蓄積した後、このコンデンサに蓄積された電荷を放電させて、コレクターベース間およびベースエミッタ間に電流を流した時に生じる破壊数を調べることにより行われる。この静電破壊検査の結果として、図 3 (a) にはベースエミッタ間に順方向バイアスを加えたときのベースエミッタ電圧（コンデンサ印加電圧）と破壊数との関係が示されており、図 3 (b) にはベースエミッタ間に逆方向バイアスを加えたときのベースエミッタ電圧と破壊数との関係が示されている。また、この実施形態のバイポーラトランジスタについての結果は実線で示されており、従来のバイポーラトランジスタについての結果は破線で示されている。

【0015】

この静電破壊検査の結果から、ベース－エミッタ間に順方向バイアスを加えたとき、ベース－エミッタ間に逆方向バイアスを加えたときのいずれの場合であっても、この実施形態のバイポーラトランジスタが静電破壊を生じる最低のベース－エミッタ電圧（破壊電圧）は、従来のバイポーラトランジスタの破壊電圧の約 1.5 倍となり、この実施形態のバイポーラトランジスタは、従来のバイポーラトランジスタよりも破壊耐量が向上していることが理解される。

【0016】

図4は、この発明の他の実施形態に係るバイポーラトランジスタの構成を示す断面図である。この図4において、上述の図1の各部に対応する部分には、図1場合と同一の参照符号を付して示す。この実施形態では、ベースコンタクト領域14の中央部に、このベースコンタクト領域14よりも幅狭な P^+ 型領域22が形成されている。そして、 P^+ 型領域22の側方においては、ベース電極15とP型のベース領域12との間でショットキー接合が形成されており、このショットキー接合によって、ベースコンタクト領域14の境界部にショットキーダイオードが形成されている。

【0017】

この構成の場合、ベース領域12における多数キャリアであるホールは、ベース電極15から P^+ 型領域22を通り、この P^+ 型領域22から分散してエミッタ領域13に向けて移動する。これにより、ベース電流は、ベース領域12内を分散してエミッタ領域13に向けて流れる。したがって、上述の第1の実施形態の場合と同様に、ベース領域12の表面に集中して電流が流れることを防止でき、その結果、ベース領域12の表面付近における電力破壊を抑制することができる。

【0018】

また、ベース領域12に残留している少数キャリア（電子）は、ショットキー接合部を介して速やかに放出される。これにより、上述の第1の実施形態の場合と同様に、ベース領域12における少数キャリアの蓄積を抑制でき、スイッチング動作を高速にすることができる。

図5は、この発明のさらに他の実施形態に係るバイポーラトランジスタの構成

を示す断面図である。この図 5 においても、上述の図 1 の各部に対応する部分には、図 1 場合と同一の参照符号を付して示す。この実施形態では、ベースコンタクト領域 1 4 の境界部に、微小幅の N^+ 型領域 2 3 がベースコンタクト領域 1 4 を包囲するように設けられている。そして、 N^+ 型領域 2 3 により包囲される領域内には、微小幅の P^+ 型領域 2 4 と微小幅の N^+ 型領域 2 5 とが交互に配置されている。すなわち、ベースコンタクト領域 1 4 には、ユニバーサルコンタクト構造が形成されている。

【0019】

この構成の場合、ベース領域 1 2 における多数キャリアであるホールは、ベース電極 1 5 から P^+ 型領域 2 4 を通り、 N^+ 型領域 2 3 の下方に回り込んでエミッタ領域 1 3 に向けて移動する。これにより、上述の第 1 の実施形態の場合と同様に、ベース領域 1 2 の表面に集中して電流が流れることを防止でき、その結果、ベース領域 1 2 の表面付近における電力破壊を抑制することができる。また、ベース領域 1 2 に残留している少数キャリアを N^+ 型領域 2 3、2 5 に引き込むことにより、ベース領域 1 2 における電子の蓄積を抑制できるといった効果を奏する点も上述の第 1 の実施形態と同様である。

【0020】

この発明の 3 つの実施形態について説明したが、この発明は、他の形態で実施することも可能である。たとえば、上述の実施形態では、平面略 C 字状にベースコンタクト領域 1 4 が設定されているとしたが、図 6 に示すように、エミッタ領域 1 3 を包囲するリング状にベースコンタクト領域 1 4 が設定されてもよい。

また、 N 型領域 2 1 および N^+ 型領域 2 3 は、必ずしもベースコンタクト領域 1 4 の境界部全周に形成される必要はなく、たとえば図 6 に示すように、ベース電極 1 5 の表面に設定されたボンディング領域 2 6 にベースワイヤ（図示せず）がボンディングされる場合、 N 型領域 2 1 および N^+ 型領域 2 3 は、ボンディング領域 2 6 に近い部分だけに形成され、ボンディング領域 2 6 から比較的離れた部分には形成されなくてもよい。また、 N 型領域 2 1 および N^+ 型領域 2 3 は、ベースコンタクト領域 1 4 の境界部のエミッタ領域 1 3 に近い側だけに形成されてもよい。

【 0 0 2 1 】

さらに、上述の実施形態では、NPN型のバイポーラトランジスタを例にとつたが、この発明は、PNP型のバイポーラトランジスタにも適用することができる。この場合には、N型のベース領域内に設定されたベースコンタクト領域の境界部に、エミッタ領域と同じ導電型であるP型領域または P^+ 型領域を設けるか、ベースコンタクト領域の中央部に、ベースコンタクト領域よりも幅狭な P^+ 型領域を設ければよい。

【 0 0 2 2 】

また、上述の実施形態では、1個のバイポーラトランジスタを有する半導体装置を例にとつたが、この発明は、複数のバイポーラトランジスタを有する半導体装置に適用することができる。また、サイリスタ、トライアックまたはGTO (gate turn-off thyristor)のようなバイポーラトランジスタ以外のPN接合を有する機能素子を含む半導体装置に適用することもできる。

その他、特許請求の範囲に記載された事項の範囲で種々の設計変更を施すことが可能である。

【図面の簡単な説明】

【図 1】

この発明の一実施形態に係るバイポーラトランジスタの構造を示す断面図である。

【図 2】

上記バイポーラトランジスタを有する半導体装置の表面の構成を示す平面図である。

【図 3】

この実施形態のバイポーラトランジスタおよび従来のバイポーラトランジスタの静電破壊検査の結果を示す図である。

【図 4】

この発明の他の実施形態に係るバイポーラトランジスタの構成を示す断面図である。

【図 5】

この発明のさらに他の実施形態に係るバイポーラトランジスタの構成を示す断面図である。

【図 6】

上記実施形態の変形例について説明するための平面図である。

【図 7】

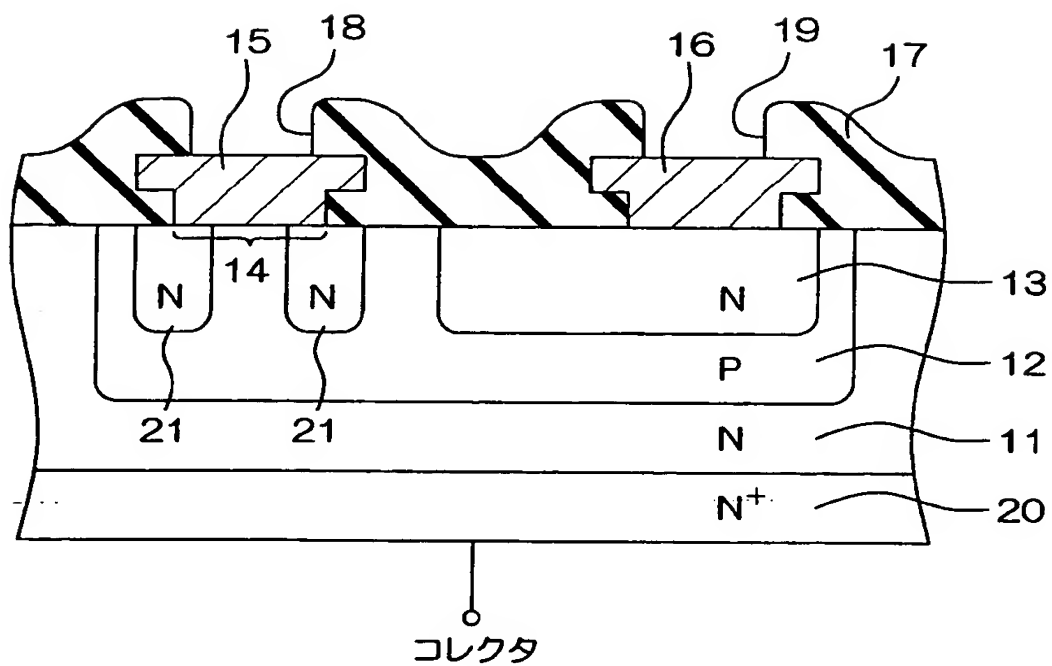
従来のバイポーラトランジスタの構造を示す断面図である。

【符号の説明】

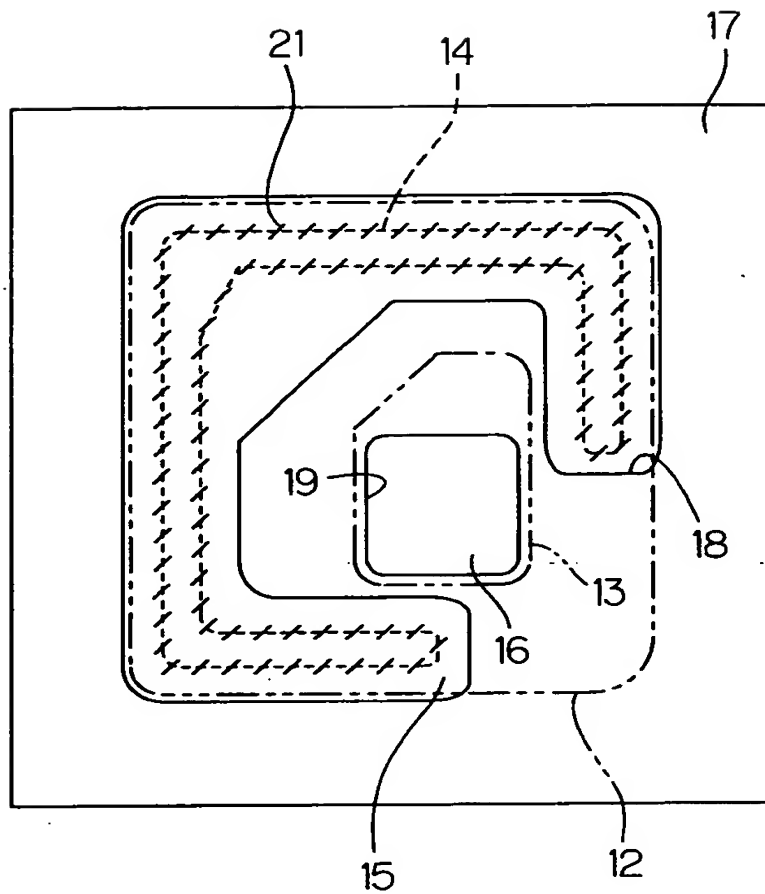
- 1 1 N型半導体基板
- 1 2 ベース領域（第 1 導電型領域）
- 1 3 エミッタ領域（第 2 導電型領域）
- 1 4 ベースコンタクト領域
- 1 5 ベース電極
- 1 6 エミッタ電極
- 2 1 N型領域（第 2 導電型領域）
- 2 2 P⁺型領域（高濃度領域）
- 2 3 N⁺型領域（第 2 導電型領域）

【書類名】 図面

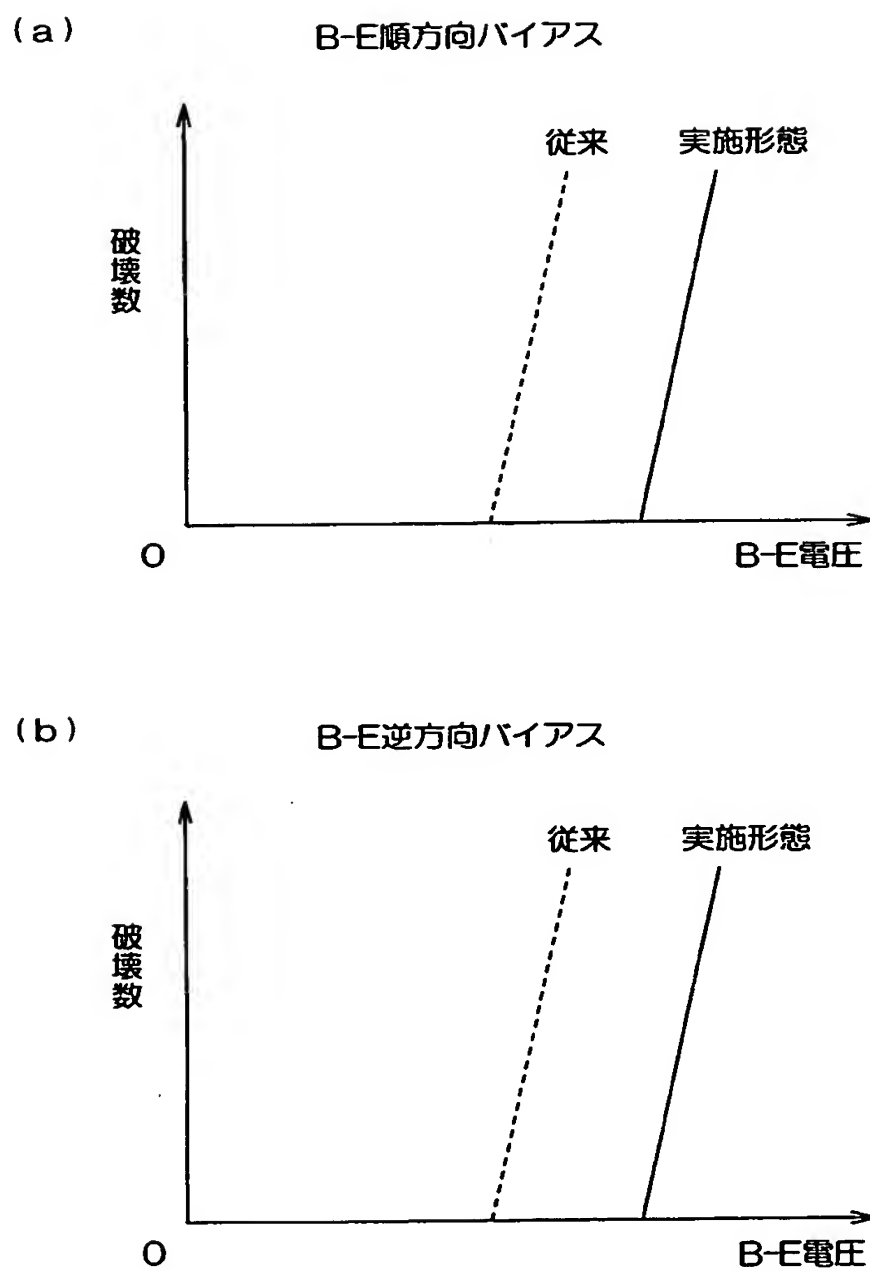
【図 1】



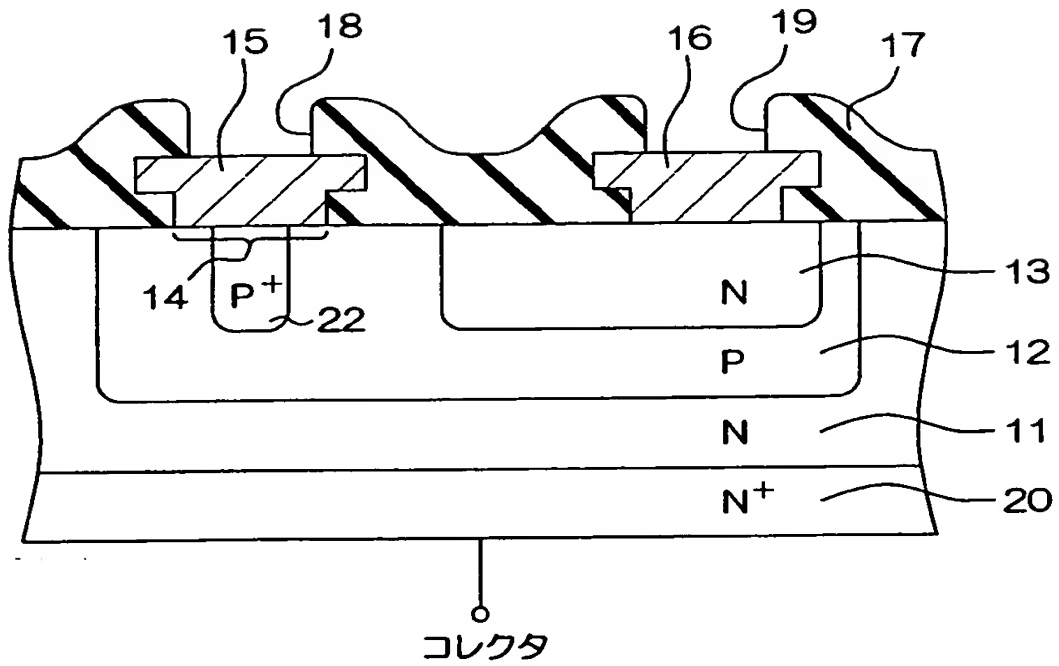
【図2】



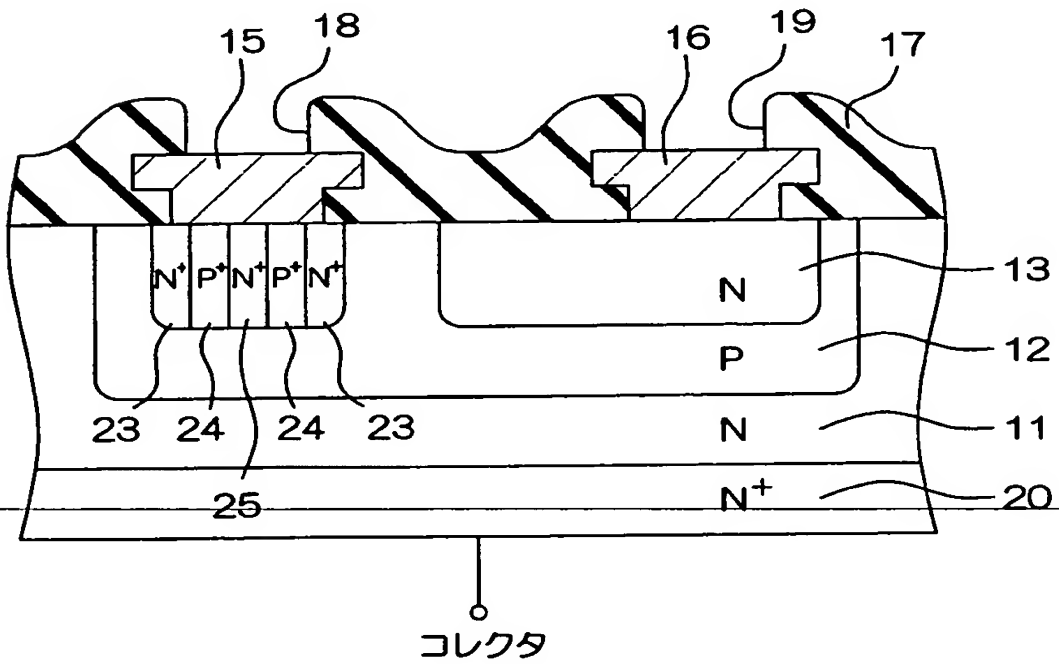
【図3】



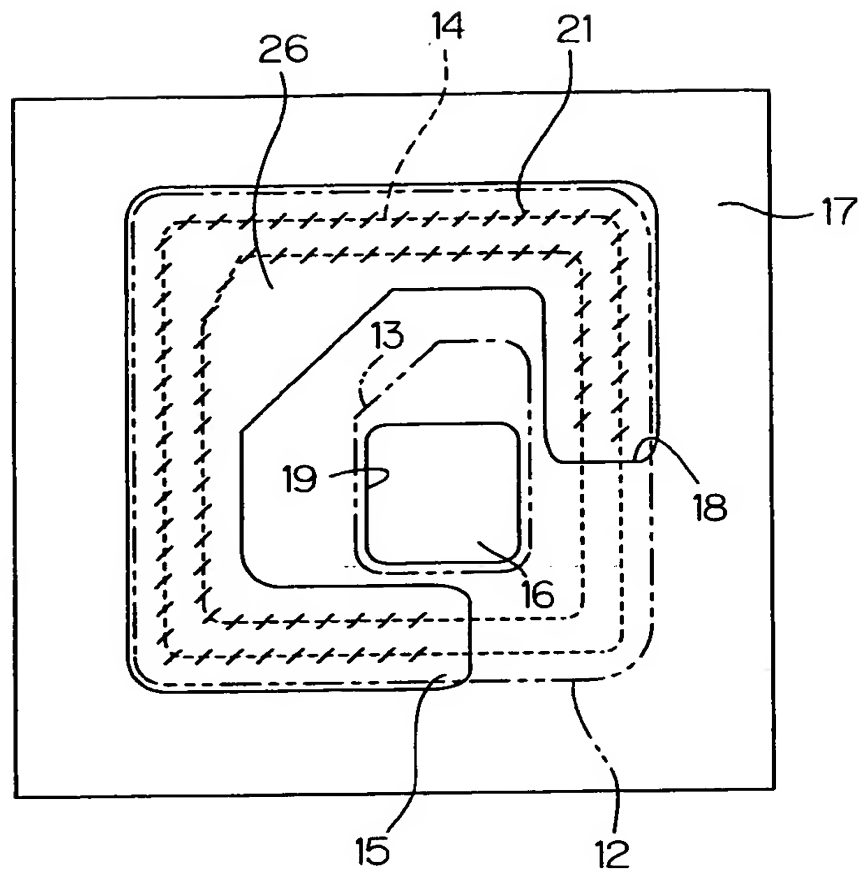
【図 4】



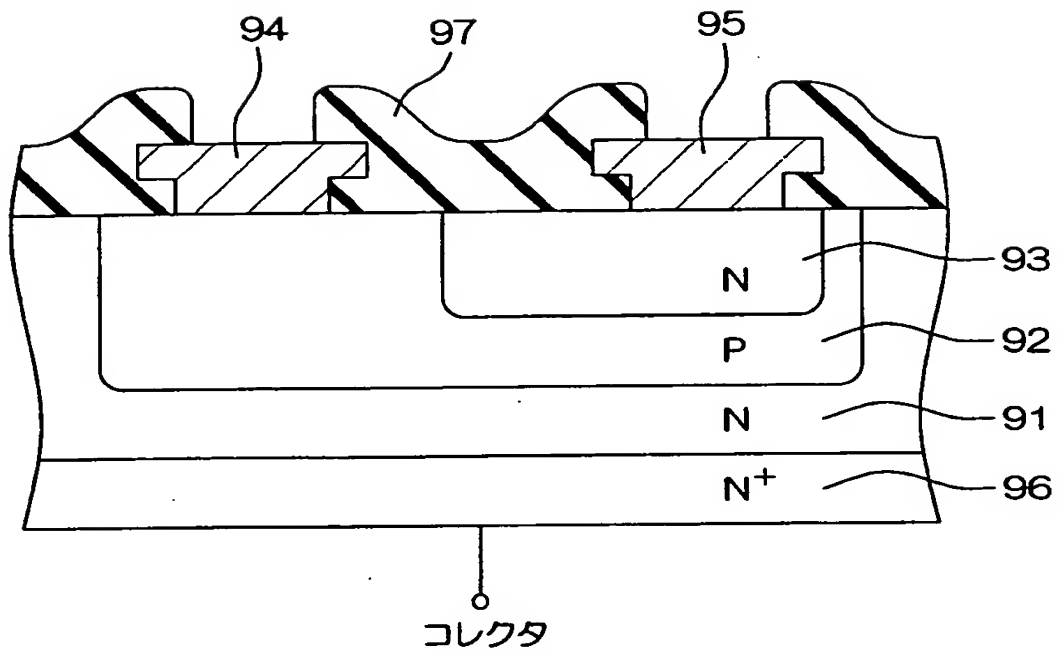
【図 5】



【図 6】



【図 7】



【書類名】 要約書

【要約】

【課題】 電力破壊を抑制できる半導体装置を提供すること。

【解決手段】 ベース領域 12 の表面に設定されたベースコンタクト領域 14 において、ベース電極 15 がベース領域 12 に接合されている。ベースコンタクト領域 14 の境界部の下方には、エミッタ領域 13 と同じ導電型を有する N 型領域 21 がベースコンタクト領域 14 を包囲するように形成されている。言い換えれば、ベースコンタクト領域 14 の境界部の下方において、P 型のベース領域 12 および N 型領域 21 により PN 型の寄生ダイオードが形成されている。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000116024]

1. 変更年月日 1990年 8月22日
[変更理由] 新規登録
住 所 京都府京都市右京区西院溝崎町21番地
氏 名 ローム株式会社